

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-303640  
(43)Date of publication of application : 13.11.1998

(51)Int.Cl.

H01Q 23/00  
H01P 1/203  
H01P 5/02  
H01P 5/08  
H04B 1/44

(21)Application number : 09-108741  
(22)Date of filing : 25.04.1997

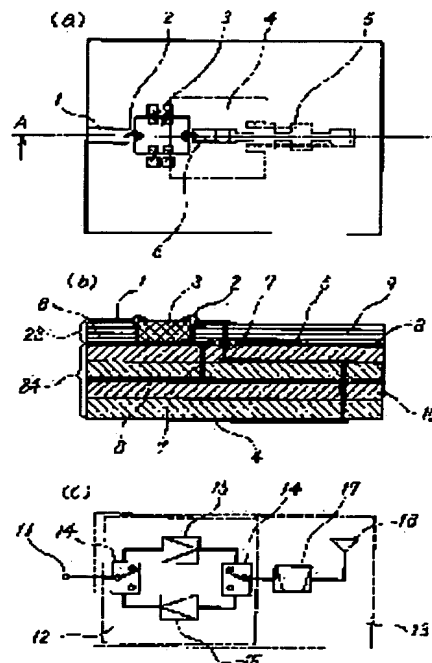
(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>  
(72)Inventor : SEKI TOSHIHIRO  
UEHARA KAZUHIRO  
KAGOSHIMA KENICHI  
NAKATSUGAWA SEIJI

## (54) ANTENNA SYSTEM

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize an active antenna system configured by integrating element antennas and semiconductor devices where higher harmonics in transmission are less affected and less interference from others in the case of reception is caused.

**SOLUTION:** The active antenna system is formed on a dielectric board to form antenna elements or an antenna array of 2-dimension structure and provided with a microwave integrated circuit 3 that is mounted on the board. In this case, a band limit filter circuit 17 is formed on a side of the dielectric board, and a circuit consisting of at least either of an amplifier and a phase shifter is provided to the microwave integrated circuit 3 for two systems; transmission and reception uses. Furthermore, the microwave integrated circuit 3 is provided with a changeover circuit that selects the connection to either of the two systems, and the system is configured by connecting the antenna elements or the antenna array to the changeover circuit of the microwave integrated circuit 3 via a band limit filter circuit 17 electrically or electromagnetically.



## LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-303640

(43) 公開日 平成10年(1998)11月13日

(51) Int. Cl. <sup>6</sup> 識別記号

H 0 1 Q 23/00

H 0 1 P 1/203

5/02 6 0 3

5/08

H 0 4 B 1/44

審査請求 未請求 請求項の数6

F I

H 0 1 Q 23/00

H 0 1 P 1/203

5/02 6 0 3 G

5/08 L

H 0 4 B 1/44

O L

(全7頁)

(21) 出願番号 特願平9-108741

(22) 出願日 平成9年(1997)4月25日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 関 智弘

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72) 発明者 上原 一浩

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72) 発明者 鹿子嶋 憲一

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(74) 代理人 弁理士 本間 崇

最終頁に続く

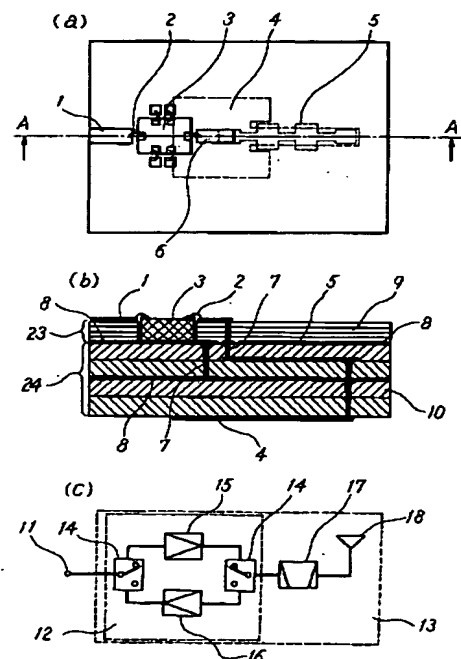
(54) 【発明の名称】 アンテナ装置

(57) 【要約】

【課題】 素子アンテナと半導体デバイスを一体化して構成したアクティブアンテナに関し、送信時における高調波の影響と受信時における他からの干渉の少ないアクティブアンテナの実現を目的とする。

【解決手段】 誘電体基板上に、平面構造のアンテナ又はアンテナアレーを形成せしめると共に、マイクロ波用集積回路を実装したアクティブアンテナにおいて、誘電体基板の面に、帯域制限用フィルタ回路を形成せしめ、前記マイクロ波用集積回路に、増幅器と移相器の内の少なくとも一方からなる回路を、送信用と受信用の2系統設けると共に、該2系統の内のいずれの系統に接続するかを切り替える切替回路を設け、前記アンテナ又はアンテナアレーが、前記帯域制限用フィルタ回路を介して前記マイクロ波用集積回路の切替回路に接続されるよう、電氣的又は電磁的結合によって、接続することにより構成する。

本発明の実施の形態の第一の例を示す図



## 【特許請求の範囲】

【請求項 1】 誘電体基板上に、平面構造のアンテナ又はアンテナアレーを形成せしめると共に、マイクロ波用集積回路を実装したアクティブアンテナにおいて、誘電体基板の面に、帯域制限用フィルタ回路を形成せしめ、

前記マイクロ波用集積回路に、増幅器と移相器の内の少なくとも一方からなる回路を、送信用と受信用の 2 系統設けると共に、該 2 系統の内のいずれの系統に接続するかを切り替える切替回路を設け、

前記アンテナ又はアンテナアレーが、前記帯域制限用フィルタ回路を介して前記マイクロ波用集積回路の切替回路に接続されるよう、電氣的又は電磁的結合によって、接続したことを特徴とするアンテナ装置。

【請求項 2】 誘電体基板は、複数の誘電体板を積層して多層誘電体基板として構成したものである請求項 1 記載のアンテナ装置。

【請求項 3】 帯域制限用フィルタ回路は、多層誘電体基板を用いて構成したものである請求項 1 記載のアンテナ装置。

【請求項 4】 帯域制限用フィルタ回路を、マイクロストリップ線路又はコプレーナ線路又はストリップ線路で構成した請求項 1～請求項 3 のいずれか 1 項に記載のアンテナ装置。

【請求項 5】 帯域制限用フィルタ回路を、複数の誘電体板の層間を接続するビアホール又はスルーホールと少なくとも一つの上記誘電体板に設けられた導体膜との間に生じるキャパシタを用いて構成した請求項 2～請求項 4 のいずれか 1 項に記載のアンテナ装置。

【請求項 6】 誘電体基板として、アルミナーセラミック等の比誘電率がほぼ 6 から 9 の第 1 の基板と、ポリイミド等の比誘電率が前記第 1 の基板よりも小さくほぼ 1 から 3 の第 2 の基板とを組み合わせた多層誘電体基板を用いた請求項 2～請求項 5 のいずれかに 1 項に記載のアンテナ装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は素子アンテナと半導体デバイスを一体化して構成したアクティブアンテナに関し、特に、通信用アンテナとして用いるとき送信時における他システムへの影響が少なく、受信時における他からの干渉の影響の少ない、アクティブアンテナの構造に係る。

## 【0002】

【従来の技術】図 3 は従来のアクティブアンテナ構成の第一の例を示す図であり、(a) はアンテナ素子付近を模式的に表した斜視図、(b) はアンテナ装置の断面を示す図である。同図において、数字符号 3 はマイクロ波用集積回路、7 はビアホール、8 は地板、20 は励振用スタブ、21 はスロット、22 はスロット給電マイクロ

ストリップアンテナ、23 はポリイミド基板、24 はアルミナーセラミック基板であり、25 はストリップ線路を示している。

【0003】【文献：K. Kamogawa, T. Tokumitsu and M. Aikawa: "A Novel Microstrip Antenna Using Alumina-ceramic/Polyimide Multilayer Dielectric Substrate," in IEEE MTT-S Int. Microwave Symp. Dig., 1996, p. 71-74. 参照】

【0004】図 3 のアンテナ装置は、ポリイミド・セラミック多層基板を用いた平面アンテナの構成例を示したものである。本アンテナはセラミック・ポリイミド基板の使用レイヤを組み合わせることにより、異なる周波数の素子アンテナを同一基板に構成した場合でも、ほぼ同一の比帯域を実現可能とする。

【0005】しかし、本アンテナ構成は、マイクロ波用集積回路 3 とスロット給電マイクロストリップアンテナ 22 を直結しており、マイクロ波用集積回路 3 内に送信用増幅器を具備した場合、送信時に増幅器の非線形歪みにより生じる高調波により他の通信システムに影響を与える恐れがあり、また、受信時におけるイメージ混信などの干渉を受けるなどの不都合を生じ易かった。

【0006】図 4 は、従来の半導体デバイスと平面アンテナを一体化したアンテナの構成例を示したものである。同図において、数字符号 1 はマイクロストリップ線路入出力端、5 はローパスフィルタ、6 はマイクロストリップ線路、19 はバンドパスフィルタ、26 はアンテナパッチ、27 はラットレース回路であり、28 はダイオードを示している。

【0007】【文献：C. W. Pobanz and T. Itoh: "A Conformal Retrodirective Array for Radar Applications Using a Heterodyne Phased Scattering Element," in IEEE MTT-S Int. Microwave Symp. Dig., 1995, pp. 905-908. 参照】

【0008】図 4 のアンテナ装置はミキサ用ダイオード 28 を用いて周波数変換すると同時に変換された信号をローパスフィルタ 5 により選択し、アンテナパッチ 26 を給電するものである。また構造的には 1 枚の誘電体基板上に構成され、同一面にアンテナパッチ 26、ローパスフィルタ 5 及びバンドパスフィルタ 19 を含む帯域制限用フィルタ回路、ミキサ用ダイオード 28 を配置して構成したものである。

【0009】本アンテナはミキサ回路及びフィルタ回路と平面アンテナを組み合わせたアンテナ装置であるが、アンテナパッチ 26 からマイクロストリップ線路入出力端 1 までに挿入された回路損失が比較的大きく、特に準ミリ波・ミリ波帯においては無視できないという事情があった。

## 【0010】

【発明が解決使用とする課題】上述したように、従来のアクティブアンテナは一体化するマイクロ波用集積回路

内に送受信増幅器を具備している場合、送信時における電力飽和による他の通信システムへの影響や、受信時におけるイメージ混信などの干渉の防止ができないという問題があった。また準ミリ波・ミリ波帯においてアンテナ装置自体にパッシブ回路のみで機能を実現することは回路損失の観点から不利であるという問題があった。

【0011】本発明は、このような従来の課題を解決するために成されたもので、アンテナ装置に実装されたマイクロ波用集積回路内に送受信増幅器を設けても、送信時に増幅器の非線形歪みによって生ずる高調波が他の通信システムに影響を与えたり、受信時にイメージ混信などの干渉を生ずることがなく、また、入出力端からアンテナ素子までの回路損失を低減させることのできるアンテナ装置の実現を目的としている。

【0012】

【課題を解決するための手段】本発明によれば、上述の目的は前記特許請求の範囲に記載した手段により解決される。

【0013】すなわち、請求項1の発明は、誘電体基板上に、平面構造のアンテナ又はアンテナアレーを形成せしめると共に、マイクロ波用集積回路を実装したアクティブアンテナにおいて、誘電体基板の面に、帯域制限用フィルタ回路を形成せしめ、前記マイクロ波用集積回路に、増幅器と移相器の内の少なくとも一方からなる回路を、送信用と受信用の2系統設けると共に、

【0014】該2系統の内のいずれの系統に接続するかを切り替える切替回路を設け、前記アンテナ又はアンテナアレーが、前記帯域制限用フィルタ回路を介して前記マイクロ波用集積回路の切替回路に接続されるよう、電気的又は電磁的結合によって、接続したアンテナ装置である。

【0015】請求項2の発明は、上記請求項1記載のアンテナ装置において、誘電体基板を、複数の誘電体板を積層して多層誘電体基板として構成したものである。

【0016】請求項3の発明は、請求項1記載のアンテナ装置において、帯域制限用フィルタ回路を、多層誘電体基板を用いて構成したものである。

【0017】請求項4の発明は、上記請求項1～請求項3のいずれか1項に記載のアンテナ装置において、帯域制限用フィルタ回路を、マイクロストリップ線路又はコプレーナ線路又はストリップ線路で構成したものである。

【0018】請求項5の発明は、前記請求項2～請求項4のいずれか1項に記載のアンテナ装置において、帯域制限用フィルタ回路を、複数の誘電体板の層間を接続するビアホール又はスルーホールと少なくとも一つの上記誘電体板に設けられた導体面との間に生じるキャパシタを用いて構成したものである。

【0019】請求項6の発明は、前記請求項2～請求項5のいずれか1項に記載のアンテナ装置において、誘電

体基板として、アルミナーセラミック等の比誘電率がほぼ6から9の第1の基板と、ポリイミド等の比誘電率が前記第1の基板よりも小さくほぼ1から3の第2の基板とを組み合わせた多層誘電体基板を用いたものである。

【0020】本発明は上述のような構成の内、アンテナ回路に帯域制限用フィルタ回路を挿入するという構成及びアンテナ装置に実装するマイクロ波用集積回路内に送受両系の増幅器（移相器）とそれらを切り替える切替回路を設けるという構成によって、送信に際する高調波のアンテナ回路等への漏洩及び受信に際してのアンテナ系を経由する干渉波などによる影響を大幅に低減させることが可能となる。

【0021】また、その構造上アンテナ又はアンテナアレーと、帯域制限用フィルタ回路と、マイクロ波用集積回路とが密接して配設されているので、その間を非常に短い経路で電気的あるいは電磁的結合によって接続することが可能である。そのため、入出力端からアンテナ素子までの損失を非常に少なくすることができると共に、同時に、これらの回路からの高調波の漏洩や、これらの回路自身が受ける干渉波の影響を低減することができる。

【0022】

【発明の実施の形態】図1は本発明の実施の形態の第一の例を示す図であって、数字符号1はマイクロストリップ線路入出力端、2はワイヤーボンディング、3はマイクロ波用集積回路、4は線路給電マイクロストリップアンテナ、5はローパスフィルタ回路、6はマイクロストリップ線路、7はビアホール、8は地板、9は高周波回路用誘電体基板、10はアンテナ用誘電体基板、11は入出力端子、12はマイクロ波用集積回路ブロック、13はアンテナ装置、14はTDDスイッチ、15は送信用増幅器、16は受信用増幅器、17は帯域制限用フィルタ、18は素子アンテナを示している。

【0023】同図（a）はアンテナ装置を上面から見た図を示したものであり、同図（b）は図（a）中に記したA-Aの線に沿った断面図を示している。また、同図（c）は本アンテナ装置の機能ブロック図を示している。本アンテナは、それぞれ4層の多層基板からなる異なる2種の、例えばポリイミド基板とアルミナーセラミック基板を組み合わせた全8層からなる多層基板上に構成した場合を示したものである。

【0024】本構成は送受2系統の増幅器と移相器の内のいずれか一方又は、その両方、及び送受2系統を切り替える切替回路とを具備したマイクロ波用集積回路3と平面構造アンテナとを2種の誘電体のそれぞれ背向かいに構成し、またそれらの中間層にストリップ線路によりローパスフィルタ回路5を構成した例を示している。

【0025】また、本実施例では、マイクロ波用集積回路3と高周波回路用誘電体基板9上の線路との接続にワイヤーボンディング2を用いた例を示したものである。

が、その他の方法としてパンプを用いることも考えられる。

【0026】本構成のアンテナ装置はマイクロ波用集積回路3と線路給電マイクロストリップアンテナ4間にローパスフィルタ回路5を内蔵しているため、マイクロ波用集積回路3に内蔵された送信用増幅器15の非直線歪みなどにより放出される高調波を減衰することができる。

【0027】従って、用いる増幅器の直線性に対する要求性能を低くすることが可能となる。また、故障等により増幅器が誤動作した場合においても、他の通信システムに対する影響を最小限に留めることができる。

【0028】また、本構造のアンテナ装置は多層基板中に素子アンテナ及び高周波回路を構成しているため、図4に示したような同一平面に構成したアンテナ装置に比べ、小型化が実現できる。従って、線路長も短くて済むため線路による損失を抑えることができる。

【0029】図2は本発明の実施の形態の第二の例を示す図である。この例はアンテナ素子と帯域制限用フィルタ回路とを電磁的に接続している。同図において、数字符号1はマイクロストリップ線路入出力端、2はワイヤーボンディング、3はマイクロ波用集積回路、6はマイクロストリップ線路、7はビアホール、8は地板、9は高周波回路用誘電体基板、10はアンテナ用誘電体基板、11は入出力端子、12はマイクロ波用集積回路ブロック、13はアンテナ装置、14はTDDスイッチ、15は送信用増幅器、16は受信用増幅器、17は帯域制限用フィルタ回路、18は素子アンテナ、19はバンドパスフィルタ回路、20は励振用スタブ、21はスロットであり、22はスロット給電マイクロストリップアンテナを示している。

【0030】同図(a)はアンテナ装置を上面から見た図を示したものであり、同図(b)は図(a)中に記したA-Aの線に沿った断面図を示したものである。また、同図(c)は本アンテナ装置の機能ブロック図を示したものである。本アンテナ構成はそれぞれ4層の多層基板からなる異なる2種の、例えば、ポリイミド基板とアルミナーセラミック基板を組み合わせた全8層からなる多層基板上に構成した場合を示している。

【0031】本構成は送受2系統の増幅器と移相器の内のいずれか一方、又はその両方、及び送受2系統を切り替える切替回路とを具備したマイクロ波用集積回路3と平面構造アンテナとを2種の誘電体の背向かいに構成し、また、マイクロ波用集積回路3と同一基板面にマイクロストリップ線路による構成したオープンスタブを用いたカップラー回路を組み合わせたバンドパスフィルタ回路19を配置した例を示している。

【0032】この例では、マイクロ波用集積回路3と高周波回路用誘電体基板9上の線路との接続にワイヤーボンディング2を用いた例を示しているが、その他の方法

としてパンプを用いることも考えられる。

【0033】本構成のアンテナ装置はマイクロ波用集積回路3とスロット給電マイクロストリップアンテナ22間にバンドパスフィルタ回路19を内蔵しているため、マイクロ波用集積回路3に内蔵された送信用増幅器15の非直線歪みなどにより放出される高調波を減衰することができるため、用いる増幅器の直線性に対する要求性能を低くすることが可能となる。

【0034】また受信時には近接周波数を用いた通信システムの電磁波による電力飽和を防止することができる。さらに故障等により送信用増幅器15が誤動作した場合においても、他の通信システムに対する影響を最小限に留めることができる。

【0035】また、本構造のアンテナ装置は多層基板中に素子アンテナ及び高周波回路を構成しているため、図4に示したような同一平面に構成したアンテナ装置に比べ、小型化が実現できる。従って、線路長も短くて済むため線路による損失を抑えることができる。

【0036】上記実施の形態の例では、いずれも誘電体基板は、複層のポリイミド基板と複層のアルミナーセラミック基板などからなる多層誘電体基板を用いる例を示しているが、本発明は、これに限るものではなく、一枚の誘電体基板あるいは、一種類の材質の誘電体板を積層した誘電体基板を用いても、本発明のアンテナ装置を実現できるものであることはいうまでもない。

【0037】

【発明の効果】以上説明したように、本発明のアンテナ装置は、帯域制限用フィルタ回路を内蔵しているので、送信用増幅器の非直線歪みによる影響を低減することができる。また、送信用増幅器自体の非直線歪み特性を追求する必要がないため、電力効率の良い増幅器を使用できる。

【0038】更に、同一基板内にフィルタ回路を構成しているから素子アンテナと能動素子を最短の経路で接続することができる。これにより、接続経路の損失を最小限に抑えることができる。これによって、送信時には増幅器の線形性に対する要求が軽減され、また、受信時には低雑音特性を実現することが可能となる。

【0039】前記帯域制限用フィルタ回路を、マイクロストリップ線路又はコプレーナ線路又はストリップ線路で構成した場合には、フィルタ回路を多層基板の内の一部の層に配置が可能となる。これにより、アンテナ装置サイズを増加させるなく、フィルタ回路を内蔵することができる。

【0040】前記帯域制限用フィルタ回路を複数の層間を接続するビアホール又はスルーホールと複数の層間で構成したキャパシタを用いて構成し場合には、帯域制限用フィルタ回路を構成するために特別な層を用意することなく、素子アンテナと高周波回路間を最短で配置する

7

ことができる。これにより、低損失なフィルタ回路一体型アンテナが構成できる。

【0041】前記誘電体基板にアルナミセラミック等の比誘電率が、ほぼ、6から9の第1の基板と、ポリイミド等の比誘電率が前記第1の基板よりも小さく、ほぼ、1から3の第2の基板を組み合わせた多層誘電体基板を用いる構成とした場合には、高周波回路を3次元構造高周波回路を、構成しやすいポリイミド基板等の側に構成し、誘電率の高いアルミナセラミック基板等にアンテナを構成することで、アンテナ形状を小さくできる。これにより、設計の自由度を落とすことなく、特性の良い高周波回路とアンテナを設計することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態の第一の例を示す図である。

【図2】本発明の実施の形態の第二の例を示す図である。

【図3】従来の能動素子一体化アンテナの構成の例を示す図である。

【図4】従来の半導体デバイスと平面アンテナの一体化構成の例を示す図である。

#### 【符号の説明】

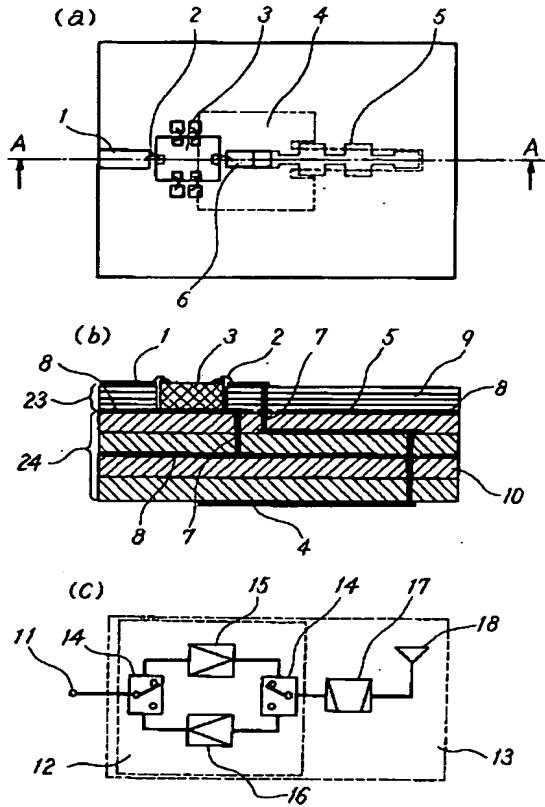
- 1 マイクロストリップ線路入出力端
- 2 ワイヤーボンディング
- 3 マイクロ波用集積回路

8

- 4 線路給電マイクロストリップアンテナ
- 5 ローパスフィルタ回路
- 6 マイクロストリップ線路
- 7 ビアホール
- 8 地板
- 9 高周波回路用誘電体基板
- 10 アンテナ用誘電体基板
- 11 入出力端子
- 12 マイクロ波用誘電体基板
- 13 アンテナ装置
- 14 TDDスイッチ
- 15 送信用増幅器
- 16 受信用増幅器
- 17 帯域制限用フィルタ回路
- 18 素子アンテナ
- 19 バンドパスフィルタ回路
- 20 励振用スタブ
- 21 スロット
- 22 スロット給電マイクロストリップアンテナ
- 23 ポリイミド基板
- 24 アルミナセラミック基板
- 25 ストリップ線路
- 26 アンテナパッチ
- 27 ラットレース回路
- 28 ダイオード

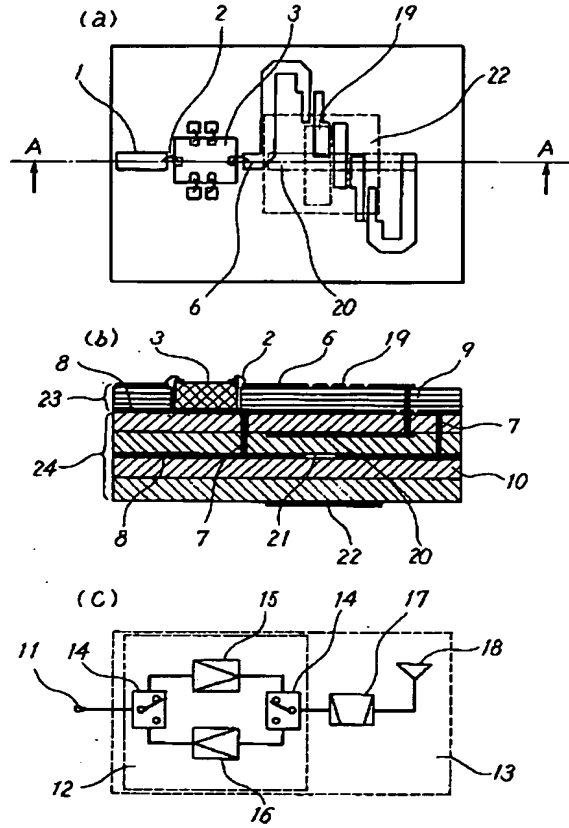
【図1】

本発明の実施の形態の第一の例を示す図



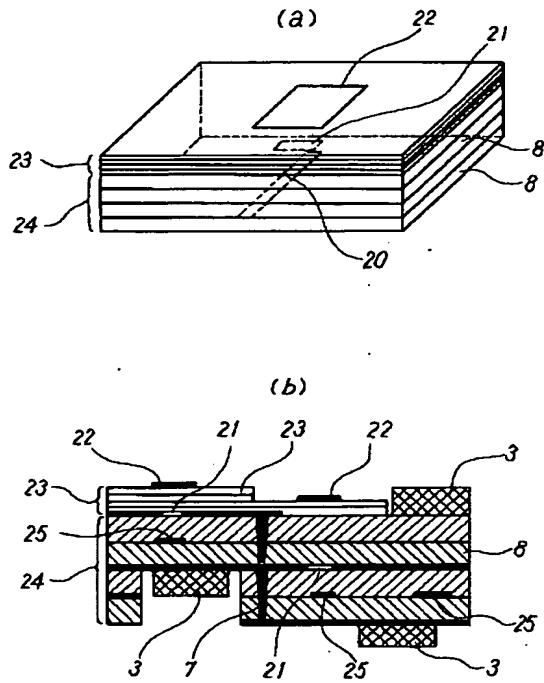
【図2】

本発明の実施の形態の第二の例を示す図



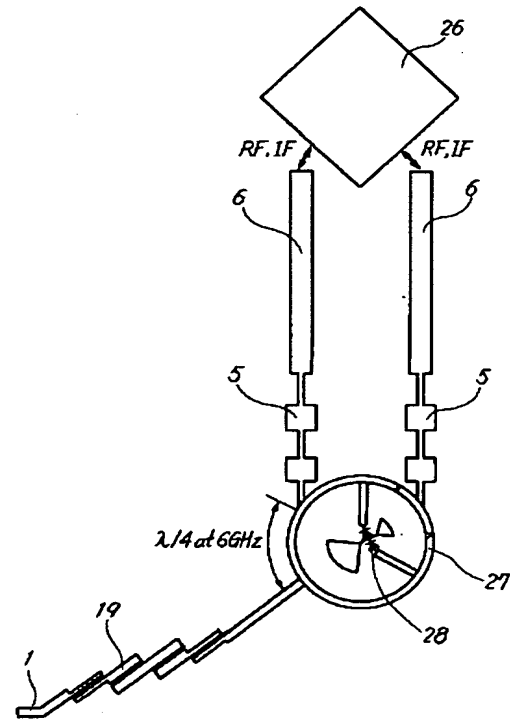
【図 3】

従来の能動素子一体化アンテナの構成の例を示す図



【図 4】

従来の半導体デバイスと平面アンテナの一体化構成の例を示す図



フロントページの続き

(72)発明者 中津川 征士  
 東京都新宿区西新宿三丁目19番2号 日本  
 電信電話株式会社内